

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10242715 A**

(43) Date of publication of application: **11.09.98**

(51) Int. Cl.  
**H01P 3/02**  
**G02B 6/42**  
**H01P 3/08**

(21) Application number: **09041135**

(22) Date of filing: **25.02.97**

(71) Applicant: **MITSUBISHI ELECTRIC CORP**

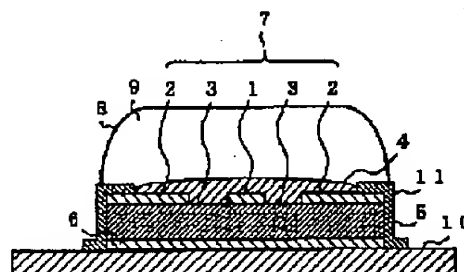
(72) Inventor: **NAKAHARA KAZUHIKO**  
**MATSUNAGA MAKOTO**

(54) **MICROWAVE CIRCUIT**

(57) Abstract:

**PROBLEM TO BE SOLVED:** To put a conductor formed on a dielectric film close to a coplanar line and also to provide a compact conductor by connecting a ground conductor forming a coplanar line to a back ground conductor of a dielectric substrate via a connection conductor, covering the coplanar line with the dielectric film and wrapping the coplanar line in a shielding constitution part.

**SOLUTION:** A coplanar line 7 consisting of a main line 1, a ground conductor 2 and a slot 3 is formed on the surface of a dielectric substrate 5, and the conductor 2 is connected to a back ground conductor 6 of the backside of the substrate 5 via a metallic film 11 on the end face of the substrate 5. Then a substrate consisting of the line 7, the substrate 5 and the conductor 6 is mounted on a plate type ground conductor 10. The line 7 is covered with the 1st and 2nd dielectrics 4 and 9, and the dielectric 9 is covered with a conductor film 8 and also connected to the film 11.



COPYRIGHT: (C)1998,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-242715

(43) 公開日 平成10年(1998) 9月11日

(51) Int.Cl.<sup>8</sup>

識別記号

F I

H 0 1 P 3/02

H 0 1 P 3/02

G 0 2 B 6/42

G 0 2 B 6/42

H 0 1 P 3/08

H 0 1 P 3/08

審査請求 未請求 請求項の数14 O L (全 10 頁)

(21) 出願番号

特願平9-41135

(22) 出願日

平成9年(1997) 2月25日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 中原 和彦

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 松永 誠

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

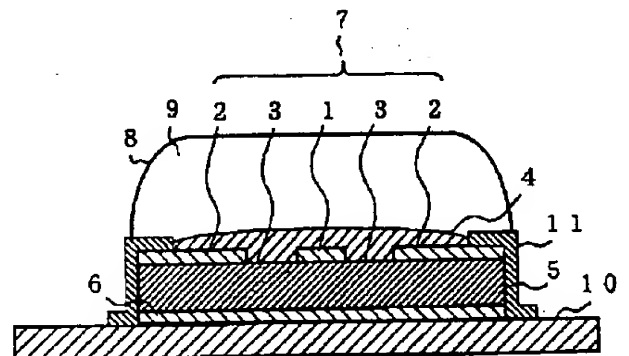
(74) 代理人 弁理士 田澤 博昭 (外1名)

(54) 【発明の名称】 マイクロ波回路

(57) 【要約】

【課題】 マイクロストリップ線路はメタルパッケージへマウントされているため、接地導体と同電位のメタルパッケージの蓋をマイクロストリップ線路に近づけるとマイクロ波の伝搬モードが変化する課題があった。

【解決手段】 裏面に裏面接地導体を有した誘電体基板と、該誘電体基板上に形成された主導体および当該主導体と所定のギャップを有し形成された接地導体とからなるコプレーナ線路と、前記接地導体と裏面接地導体との間を電氣的に接続する接続導体と、前記コプレーナ線路を覆う誘電体膜と、該誘電体膜上に形成された導体および前記裏面接地導体を構成部分として含み前記コプレーナ線路を包んだ状態に構成されたシールド構成部とを備える。



- 1 : 主線路 (主導体)
- 2 : 接地導体
- 4 : 第1誘電体 (誘電体膜)
- 5 : 誘電体基板
- 6 : 裏面接地導体 (接続導体)
- 7 : コプレーナ線路
- 8 : 導体膜
- 9 : 第2誘電体 (誘電体膜)
- 10 : 板状接地導体 (板状導体)
- 11 : 金属薄膜 (接続導体)

## 【特許請求の範囲】

【請求項1】 裏面に形成された裏面接地導体を有した誘電体基板と、

該誘電体基板上に形成された主導体および当該主導体と所定のギャップを有し形成された接地導体とからなるコブレーナ線路と、

該コブレーナ線路を構成する前記接地導体と前記誘電体基板の前記裏面接地導体との間を電氣的に接続する接続導体と、

前記コブレーナ線路を覆う誘電体膜と、

該誘電体膜上に形成された導体および前記裏面接地導体を構成部分として含み前記コブレーナ線路を包んだ状態に構成されたシールド構成部とを備えたマイクロ波回路。

【請求項2】 誘電体膜は、第1誘電体および第2誘電体により層状にコブレーナ線路上を覆っており、シールド構成部の構成部分として含む導体は、前記層状にコブレーナ線路上を覆っている誘電体の最上層の前記第2誘電体表面に形成され、誘電体基板の裏面接地導体と電氣的に接続されている導体膜であることを特徴とする請求項1記載のマイクロ波回路。

【請求項3】 誘電体基板は、当該誘電体基板の裏面に形成された裏面接地導体と電氣的に接続され、前記誘電体基板より面積の大きな板状導体上に構成されていることを特徴とする請求項1または請求項2記載のマイクロ波回路。

【請求項4】 接続導体は、コブレーナ線路が形成されている誘電体基板の端面に形成された金属薄膜であり、導体膜は前記金属薄膜と接続されて形成されており、シールド構成部は、前記導体膜、前記金属薄膜および裏面接地導体により前記コブレーナ線路を包んだ状態に構成されていることを特徴とする請求項2記載のマイクロ波回路。

【請求項5】 接続導体は、コブレーナ線路が形成されている誘電体基板の端面に形成された金属薄膜であり、導体膜は前記金属薄膜と接続されて形成されており、シールド構成部は、前記導体膜、前記金属薄膜、裏面接地導体および板状導体により前記コブレーナ線路を包んだ状態に構成されていることを特徴とする請求項3記載のマイクロ波回路。

【請求項6】 接続導体は、板状導体上に構成された誘電体基板上的コブレーナ線路を構成する接地導体と前記板状導体との間を電氣的に接続する金ワイヤであり、誘電体膜は、前記コブレーナ線路を覆う第1誘電体と、該第1誘電体により覆われた前記コブレーナ線路の形成された誘電体基板を前記板状導体上で覆う第2誘電体とから構成され、

導体膜は、前記コブレーナ線路上を層状に覆っている誘電体の最上層の前記第2誘電体表面に形成されて前記板状導体と電氣的に接続しており、

シールド構成部は、前記導体膜と前記板状導体とにより前記コブレーナ線路を包んだ状態に構成されていることを特徴とする請求項3記載のマイクロ波回路。

【請求項7】 接続導体は、板状導体上に構成された誘電体基板上的コブレーナ線路を構成する接地導体と前記板状導体との間を電氣的に接続する前記誘電体基板に構成されたスルーホールであり、

誘電体膜は、前記コブレーナ線路を覆う第1誘電体と、該第1誘電体により覆われた前記コブレーナ線路の形成された誘電体基板を前記板状導体上で覆う第2誘電体とから構成され、

導体膜は、前記コブレーナ線路上を層状に覆っている誘電体の最上層の前記第2誘電体表面に形成されて前記板状導体と電氣的に接続しており、

シールド構成部は、前記導体膜と前記板状導体とにより前記コブレーナ線路を包んだ構成であることを特徴とする請求項3記載のマイクロ波回路。

【請求項8】 接続導体は、誘電体基板の端面上にまで及ぼして形成した前記誘電体基板の裏面接地導体であり、

導体膜は、前記誘電体基板の端面上にまで及ぼして形成した前記裏面接地導体と接続されて形成されており、シールド構成部は、前記導体膜と前記端面上にまで及ぼして形成した前記誘電体基板の裏面接地導体とにより前記コブレーナ線路を包んだ構成であることを特徴とする請求項2または請求項3記載のマイクロ波回路。

【請求項9】 コブレーナ線路は、当該コブレーナ線路を構成する接地導体に近接して形成された集中定数素子を備えていることを特徴とする請求項8記載のマイクロ波回路。

【請求項10】 コブレーナ線路を介して供給された電気信号を光信号へ変換する光電変換素子を備えていることを特徴とする請求項1から請求項9のうちのいずれか1項記載のマイクロ波回路。

【請求項11】 光信号を電気信号に変換しコブレーナ線路へ供給する光電変換素子を備えていることを特徴とする請求項1から請求項9のうちのいずれか1項記載のマイクロ波回路。

【請求項12】 光電変換素子へ光信号を入出力する光信号入出力部を備えていることを特徴とする請求項10または請求項11記載のマイクロ波回路。

【請求項13】 誘電体膜を構成する第2誘電体は、コブレーナ線路、光電変換素子および光信号入出力部を板状導体上で覆っている透明材質であることを特徴とする請求項12記載のマイクロ波回路。

【請求項14】 光電変換素子は、板状導体上に配置されたシリコン基板表面に構成された導体上に設けられており、

光信号入出力部は、前記シリコン基板表面に形成された溝に配置された前記光電変換素子に対し光信号を入出力

する光ファイバであることを特徴とする請求項12または請求項13記載のマイクロ波回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、マイクロ波およびミリ波等の超高周波数帯で使用されるマイクロ波回路に関するものである。

【0002】

【従来の技術】図7は、アイイーイーイー トランザクションズ オン マイクロウェーブセオリー アンド テクニクス、第32巻、第5号、1984年5月発行、第544頁から第547頁（IEEE TRANSACTIONS ON MICROWAVE THEORY AND TECHNIQUES, VOL. MTT-32, NO. 5, MAY 1984, pp. 544~547）に示されたマイクロストリップ線路を形成した誘電体基板上に導体が設けられている従来のマイクロ波回路の一例を示す断面構成図である。図7において、5は誘電体基板、23はマイクロストリップ線路、6は誘電体基板5の裏面に形成した接地導体、24は導体である。マイクロストリップ線路23で構成したバンドパスフィルタを誘電体基板5上に形成し、図7に示した導体24の有無による周波数特性の変化を図8に示す。図8に示されているように、バンドパスフィルタを構成するマイクロストリップ線路23上に導体24がある場合は、導体24がない場合に比べて通過帯域が約2分の1になっていることがわかる。これは導体24の有無によりバンドパスフィルタを構成するマイクロストリップ線路23の特性が変化するためである。

【0003】従来、マイクロストリップ線路23は、マイクロストリップ線路23の導体と誘電体基板5の裏面に形成した接地導体6間に生じる電磁界により動作している。その場合、前記電磁界はマイクロストリップ線路23の導体24と誘電体基板5の裏面に形成した接地導体6間の誘電体に閉じこめられるもの、およびマイクロストリップ線路23上の空間を介して誘電体基板5の裏面に形成した接地導体6との間に生じるものの両方が存在する。

【0004】—— ————

【発明が解決しようとする課題】従来のマイクロ波回路は以上のように構成されているので、マイクロストリップ線路23の動作において生じる電磁界のうち、空間を介して誘電体基板5の裏面に形成した接地導体6との間に生じる電磁界は空間に占める領域が大きい。マイクロストリップ線路23はメタルパッケージへマウントされているために、誘電体基板5の裏面に形成した接地導体6と同電位のメタルパッケージの蓋をマイクロストリップ線路23に近づけると、メタルパッケージの蓋とマイクロストリップ線路23間にも電磁界が生じマイクロ波の伝搬モードが変化し、マイクロストリップ線路23の

動作ではなくなるという現象が生じる。このためマイクロストリップ線路23として動作させるためには、メタルパッケージの蓋とマイクロストリップ線路23の間隔をマイクロストリップ線路23の動作に影響のない距離だけとらなければならないという課題があった。

【0005】この発明は上記のような課題を解決するためになされたもので、マイクロ波の伝送特性を変えずに、厚さを薄くしてコンパクトに構成できるマイクロ波回路を得ることを目的とする。

10 【0006】

【課題を解決するための手段】請求項1記載の発明に係るマイクロ波回路は、裏面に形成された裏面接地導体を有した誘電体基板と、該誘電体基板上に形成された主導体および当該主導体と所定のギャップを有し形成された接地導体とからなるコプレーナ線路と、該コプレーナ線路を構成する前記接地導体と前記誘電体基板の前記裏面接地導体との間を電氣的に接続する接続導体と、前記コプレーナ線路を覆う誘電体膜と、該誘電体膜上に形成された導体および前記裏面接地導体を構成部分として含み前記コプレーナ線路を包んだ状態に構成されたシールド構成部とを備えるようにしたもののである。

20

【0007】請求項2記載の発明に係るマイクロ波回路は、第1誘電体および第2誘電体により層状にコプレーナ線路上を誘電体膜が覆っており、前記層状にコプレーナ線路上を覆っている誘電体の最上層の前記第2誘電体表面に形成され、誘電体基板の裏面接地導体と電氣的に接続されている導体膜をシールド構成部の構成部分として含むようにしたもののである。

30

【0008】請求項3記載の発明に係るマイクロ波回路は、誘電体基板の裏面に形成された裏面接地導体と電氣的に接続され、当該誘電体基板より面積の大きな板状導体上に前記誘電体基板が構成されるようにしたもののである。

【0009】請求項4記載の発明に係るマイクロ波回路は、コプレーナ線路が形成されている誘電体基板の端面に形成された金属薄膜を接続導体とするとともに、導体膜が前記金属薄膜と接続されて形成され、シールド構成部は、前記導体膜、前記金属薄膜および前記誘電体基板の裏面接地導体により前記コプレーナ線路を包んだ状態に構成されるようにしたもののである。

40

【0010】請求項5記載の発明に係るマイクロ波回路は、コプレーナ線路が形成されている誘電体基板の端面に形成された金属薄膜を接続導体とするとともに、導体膜が前記金属薄膜と接続されて形成され、シールド構成部は、前記導体膜、前記金属薄膜、裏面接地導体および板状導体により前記コプレーナ線路を包んだ状態に構成されるようにしたもののである。

50

【0011】請求項6記載の発明に係るマイクロ波回路は、板状導体上に構成された誘電体基板上のコプレーナ線路を構成する接地導体と前記板状導体との間を電氣的

に接続する金ワイヤを接続導体として用いるとともに、誘電体膜が、前記コプレーナ線路を覆う第1誘電体と、該第1誘電体により覆われた前記コプレーナ線路の形成された誘電体基板を前記板状導体上で覆う第2誘電体とから構成され、導体膜が、前記コプレーナ線路上を層状に覆っている誘電体の最上層の前記第2誘電体表面に形成されて前記板状導体と電氣的に接続しており、シールド構成部は、前記導体膜と前記板状導体とにより前記コプレーナ線路を包んだ状態に構成されるようにしたものである。

【0012】請求項7記載の発明に係るマイクロ波回路は、板状導体上に構成された誘電体基板上的コプレーナ線路を構成する接地導体と前記板状導体との間を電氣的に接続する前記誘電体基板に構成されたスルーホールを接続導体として用いるとともに、誘電体膜が、前記コプレーナ線路を覆う第1誘電体と、該第1誘電体により覆われた前記コプレーナ線路の形成された誘電体基板を前記板状導体上で覆う第2誘電体とから構成され、導体膜が、前記コプレーナ線路上を層状に覆っている誘電体の最上層の前記第2誘電体表面に形成されて前記板状導体と電氣的に接続しており、シールド構成部は、前記導体膜と前記板状導体とにより前記コプレーナ線路を包んだ構成を備えるようにしたものである。

【0013】請求項8記載の発明に係るマイクロ波回路は、誘電体基板の端面上にまで及ぼして形成した当該誘電体基板の裏面接地導体を接続導体として用いるとともに、導体膜が、前記誘電体基板の端面上にまで及ぼして形成した前記裏面接地導体と接続されて形成され、シールド構成部は、前記導体膜と前記端面上にまで及ぼして形成した前記誘電体基板の裏面接地導体とにより前記コプレーナ線路を包むように構成したものである。

【0014】請求項9記載の発明に係るマイクロ波回路は、コプレーナ線路が、当該コプレーナ線路を構成する接地導体に近接して形成された集中定数素子を備えるようにしたものである。

【0015】請求項10記載の発明に係るマイクロ波回路は、コプレーナ線路を介して供給された電気信号を光信号へ変換する光電変換素子を備えるようにしたものである。

【0016】請求項11記載の発明に係るマイクロ波回路は、光信号を電気信号に変換しコプレーナ線路へ供給する光電変換素子を備えるようにしたものである。

【0017】請求項12記載の発明に係るマイクロ波回路は、光電変換素子へ光信号を入出力する光信号入出力部を備えるようにしたものである。

【0018】請求項13記載の発明に係るマイクロ波回路は、誘電体膜を構成する第2誘電体を、コプレーナ線路、光電変換素子および光信号入出力部を板状導体上で覆っている透明材質にしたものである。

【0019】請求項14記載の発明に係るマイクロ波回

路は、板状導体上に配置されたシリコン基板表面に構成された導体上に光電変換素子が設けられており、前記シリコン基板表面に形成された溝に配置され前記光電変換素子に対し光信号を入出力する光ファイバを光信号入出力部として備えるようにしたものである。

【0020】

【発明の実施の形態】以下、この発明の実施の一形態を説明する。

実施の形態1. 図1は、この発明の実施の形態1によるマイクロ波回路の構成を示す断面構成図である。図において、1はコプレーナ線路7を構成する主線路（主導体）、2はコプレーナ線路7を構成する接地導体、3は主線路1と接地導体2間に形成されたスロットである。5は主線路1、接地導体2およびスロット3が表面に形成された誘電体基板、4は誘電体基板5の表面上に形成された主線路1、接地導体2およびスロット3を覆う第1誘電体（誘電体膜）、6は誘電体基板5の裏面に形成されている裏面接地導体（接続導体）、11は誘電体基板5の端面に形成されコプレーナ線路7を構成する接地導体2と誘電体基板5の裏面に形成された裏面接地導体6とを接続した金属薄膜（接続導体）、9は第1誘電体4を覆った第2誘電体（誘電体膜）、8は第2誘電体9の表面を覆う導体膜、10はコプレーナ線路7、誘電体基板5、誘電体基板5の裏面に形成された裏面接地導体6により構成された基板がマウントされた板状接地導体（板状導体）である。なお、第2誘電体9を透明材質のものをを用いることが可能である。

【0021】この実施の形態1のマイクロ波回路はこれら各構成要素を備え、主線路1、接地導体2およびスロット3で構成されるコプレーナ線路7が誘電体基板5の表面上に形成され、コプレーナ線路7を構成する接地導体2と誘電体基板5の裏面の裏面接地導体6とが誘電体基板5の端面で金属薄膜11により接続され、さらにコプレーナ線路7、誘電体基板5および裏面接地導体6で構成される基板が板状接地導体10にマウントされている。そして、コプレーナ線路7は第1誘電体4、第2誘電体9で覆われており、第2誘電体9は導体膜8で覆われているとともに金属薄膜11に接続した構成である。

【0022】図2は、主線路1の幅が30 $\mu$ m、接地導体2と主線路1との間に形成されるスロット3の幅が60 $\mu$ mのコプレーナ線路7、誘電体基板5の厚さが100 $\mu$ m、誘電体基板の誘電率が1.2、9、コプレーナ線路7上の誘電体を1種類としその誘電率を2.6とし、コプレーナ線路7と導体膜8との距離を変化させた場合の特性（コプレーナ線路7の特性インピーダンス）の計算結果の一例を示したものである。計算を簡略化するため、導体膜8の側面は誘電体基板5の端面に垂直とし、導体膜8の上面は誘電体基板5に平行に設けた構造とした。図2よりコプレーナ線路7と導体膜8との距離を100 $\mu$ mまで近づけても特性インピーダンスはほとんど

変化しない。

【0023】以上のように、この実施の形態1のマイクロ波回路では、コプレーナ線路7を伝送線路としているので、その動作においてコプレーナ線路7を構成する誘電体基板5の表面に形成された主線路1と接地導体2との間に電磁界が生じる。この場合に生じる電磁界はコプレーナ線路7を形成している誘電体を介するものと、コプレーナ線路7上を覆った誘電体を介するものがあるが、共に誘電体を介することと、コプレーナ線路7を構成する誘電体基板5表面上の主線路1と誘電体基板5表面上の接地導体2との間隔を主線路1の線路幅との関係で狭く構成できるので、従来のマイクロストリップ線路23で構成した場合よりもこの実施の形態のコプレーナ線路7の方が空間に放射する電磁界を少なくして前記電磁界を閉じこめることが可能となる。このためマイクロ波の伝送線路であるコプレーナ線路7と当該伝送線路の上方に構成される導体の間隔を従来より小さくすることが可能になるため、導体膜8をコプレーナ線路7へ近づけることが出来、薄く小型のマイクロ波回路が得られる効果がある。

【0024】また、コプレーナ線路7を構成する接地導体2と誘電体基板5の裏面に形成した裏面接地導体6間を誘電体基板5の端面で金属薄膜11により接続し、同じ端面でコプレーナ線路7上の第1誘電体4を覆う導体膜8も金属薄膜11に接続することにより接地導体としているため、導体膜8はシールドとして作用して空間に放射する電磁界を遮蔽して空間へのマイクロ波の放射による損失の少ないマイクロ波回路が得られる効果がある。

【0025】実施の形態2。図3は、この発明の実施の形態2によるマイクロ波回路の構成を示す断面構成図である。図3において図1と同一または相当の部分については同一符号を付し説明を省略する。図において、12はコプレーナ線路7を構成する接地導体2と誘電体基板5の裏面の裏面接地導体6とを誘電体基板5の端面で接続した金ワイヤ（接続導体）である。

【0026】この実施の形態2のマイクロ波回路では、コプレーナ線路7を構成する接地導体2と誘電体基板5の裏面の裏面接地導体6が誘電体基板5の端面で金ワイヤ12で接続されており、この結果、前記実施の形態1のマイクロ波回路と同様な効果を奏する。

【0027】実施の形態3。図4は、この発明の実施の形態3によるマイクロ波回路の構成を示す断面構成図である。図4において図1と同一または相当の部分については同一符号を付し説明を省略する。図において、13はコプレーナ線路7を構成する接地導体2と誘電体基板5の裏面の裏面接地導体6とを接続する、誘電体基板5に形成されたスルーホール（接続導体）である。

【0028】この実施の形態3のマイクロ波回路では、コプレーナ線路7を構成する接地導体2と誘電体基板5

の裏面の裏面接地導体6が誘電体基板5に形成されたスルーホール13により接続されており、この結果、前記実施の形態1のマイクロ波回路と同様な効果を奏する。

【0029】実施の形態4。図5は、この発明の実施の形態4によるマイクロ波回路の構成を示す断面構成図である。図5において図1と同一または相当の部分については同一符号を付し説明を省略する。図において、14は誘電体基板5の表面に形成された複数の並列に配置されている導体、15は導体14と接地導体2とを接続するエアブリッジである。この複数の並列に配置されている導体14およびエアブリッジ15によりスパイラルインダクタ（集中定数素子）16が構成されている。接地導体2は、スパイラルインダクタ16の周囲に近接し形成されている。また、この実施の形態4の誘電体基板5の裏面接地導体6は、実施の形態1から実施の形態3では誘電体基板5の裏面にのみ形成されていたのに対し、誘電体基板5の裏面および端面に形成されており、コプレーナ線路7を構成する接地導体2と接続されている。

【0030】この実施の形態4のマイクロ波回路では、集中定数素子と共に素子の周囲近傍に接地導体を形成するので、その動作において集中定数素子を形成する導体あるいは電極と誘電体基板5の表面上の接地導体2との間に電磁界が生じる。この場合生じる電磁界は集中定数素子を形成している誘電体を介するものと、集中定数素子上を覆った誘電体を介するものがあるが、共に誘電体を介することおよび集中定数素子を形成する導体あるいは電極と誘電体基板5の表面上の接地導体2との間を近接させることにより、従来の集中定数素子で構成した場合よりも空間に広がる電磁界を集中定数素子近傍に閉じこめることが出来、マイクロ波の伝送線路であるコプレーナ線路7と当該伝送線路の上方に構成される導体の間隔を従来より近づけることが可能になる効果がある。

【0031】実施の形態5。図6は、この発明の実施の形態5によるマイクロ波回路の構成を示す断面構成図である。この実施の形態5のマイクロ波回路は、前記実施の形態1から実施の形態4において説明した各マイクロ波回路に、コプレーナ線路7を介して供給されたマイクロ波信号を光信号へ変換し光ファイバへ出力するレーザダイオードなどの光電変換素子を追加して設けた構成である。なお、この光電変換素子は外部から送られてくる光信号を電気信号に変換しコプレーナ線路7へ供給する機能を有した素子であってもよい。

【0032】図6において符号1、4、5、6は図1、図3、図4、図5により説明したマイクロ波回路の同一符号を付した部分と同一であり、これらについては同一符号を付し説明を省略する。図において、10は板状接地導体であり、この実施の形態5のマイクロ波回路では、レーザダイオードなどの光電変換素子を追加して設けるスペースを確保するために前記実施の形態1から実施の形態4の板状接地導体よりも広い面積を有してい



る。また、第2誘電体9は、コプレーナ線路7、レーザダイオード18などの光電変換素子および光ファイバ（光信号入出力部）21などを板状接地導体10上で覆う透明材質の誘電体である。

【0033】この第2誘電体9の表面には導体膜8が形成されており、この導体膜8は、前記実施の形態1の構成のマイクロ波回路を使用する場合、左端部付近がコプレーナ線路7の接地導体2または金属薄膜11と電気的に接続され、右端付近が板状接地導体10と電気的に接続されている。また、この図6に示すマイクロ波回路を上方から見たときの平面図は示していないが、導体膜8は、その左端部付近がコプレーナ線路7の接地導体2または金属薄膜11と電気的に接触し、且つ、図6の導体膜右端部付近に示すように板状接地導体10と電気的に接触した状態でレーザダイオード18などの光電変換素子および光ファイバ21などを板状接地導体10上で覆っている。この結果、導体膜8と板状接地導体10と金属薄膜11とによりコプレーナ線路7を覆うシールド構成部が形成されており、コプレーナ線路7をマイクロ波が伝播する際の空間への放射による損失が抑制されるように構成されている。また、導体膜8と誘電体基板5との間に間隙が構成されているが、この間隙からはコプレーナ線路7の主線路1が導体膜8に接触しないように外部へ露出させるためのものである。

【0034】また、導体膜8は、前記実施の形態2および前記実施の形態3の構成のマイクロ波回路を使用する場合では、コプレーナ線路7の主線路1を導体膜8に接触しないように外部へ露出させるための前記間隙を残して、図6の導体膜右端部付近に示すように板状接地導体10と電気的に接触した状態でレーザダイオード18などの光電変換素子および光ファイバ21などを板状接地導体10上で覆っている。この結果、導体膜8と板状接地導体10とによりコプレーナ線路7を覆うシールド構成部が形成されており、コプレーナ線路7をマイクロ波が伝播する際の空間への放射による損失が抑制されるように構成されている。

【0035】また、実施の形態4の構成のマイクロ波回路を使用する場合、左端部付近がコプレーナ線路7の接地導体2または誘電体基板5の端面上の裏面接地導体6と電気的に接続され、右端付近が板状接地導体10と電気的に接続されている。また、この場合の図6に示すマイクロ波回路を上方から見たときの平面図は示していないが、導体膜8は、その左端部付近がコプレーナ線路7の接地導体2または前記誘電体基板5の端面上の裏面接地導体6と電気的に接触し、且つ、図6の導体膜8右端部付近に示すように板状接地導体10と電気的に接触した状態でレーザダイオード18などの光電変換素子および光ファイバ21などを板状接地導体10上で覆っている。この結果、導体膜8と板状接地導体10と誘電体基板5の端面上の裏面接地導体6とによりコプレーナ線路

7を覆うシールド構成部が形成されており、コプレーナ線路7をマイクロ波が伝播する際の空間への放射による損失が抑制されるように構成されている。

【0036】20は板状接地導体の表面上に構成されたシリコン基板、19はシリコン基板20表面の端に形成された導体、17aは導体19と板状接地導体10とを接続する金ワイヤ、18は導体19上にマウントされたレーザダイオード、17bはコプレーナ線路7の主線路1へ供給されたマイクロ波をレーザダイオード18へ供給するための金ワイヤ、17cはレーザダイオード18のグランド端子と導体19とを接続した金ワイヤである。21はレーザダイオード18のレーザ発振面とその端面が対面するように、シリコン基板20表面に形成されたV溝に配置された光ファイバ、22は導体膜8を貫通して外部へ引き出された光ファイバケーブルである。この場合、第2誘電体9は透明材質のものをを用いており、コプレーナ線路7上の第1誘電体4、レーザダイオード18、光ファイバ21、光ファイバケーブル22上に充填される。

【0037】この実施の形態5のマイクロ波回路は以上の各構成要素を備え、前記実施の形態1から実施の形態4で説明した構成のマイクロ波回路のいずれかを使用するものであり、シリコン基板20上の端に形成された導体19と板状接地導体10とを金ワイヤ17aで接続し、導体19の上にレーザダイオード18をマウントし、当該レーザダイオード18のレーザ発振面と一致するシリコン基板上の位置に形成された直線状のV溝に光ファイバケーブル22およびその光ファイバ21を配置する。そして、前記充填された透明材質の第2誘電体9により光ファイバケーブル22およびその光ファイバ21の位置が固定され、光ファイバ21の端面がレーザダイオード18のレーザ発振面に接近させて設置される。この結果、コプレーナ線路7から供給されたマイクロ波によりレーザダイオード18が発振したレーザ光は光ファイバ21の端面から入射されて外部へ送り出される。

【0038】以上のように、この実施の形態5では、マイクロ波の伝送線路であるコプレーナ線路7と当該伝送線路の上方に構成される導体膜8との間隔を従来より小さくすることが出来、マイクロ波が空間へ放射されることによる損失を少なくした薄く小型のマイクロ波回路が得られ、さらにレーザダイオード18などの光素子回路と接続された光信号の入力ができるマイクロ波回路が得られる効果がある。

【0039】

【発明の効果】以上のように、請求項1記載の発明によれば、誘電体基板の裏面に裏面接地導体を形成し、前記誘電体基板上に主導体および当該主導体と所定のギャップを有し形成された接地導体とからなるコプレーナ線路を形成し、前記コプレーナ線路を構成する前記接地導体と前記誘電体基板の前記裏面接地導体との間を接続導体



により電氣的に接続し、前記コプレーナ線路を誘電体膜により覆い、該誘電体膜上に形成された導体および前記裏面接地導体を含むシールド構成部により前記コプレーナ線路を包み込むように構成したので、コプレーナ線路を伝播するマイクロ波の電磁界は前記所定のギャップに集中し、前記誘電体膜上に形成された導体を前記コプレーナ線路へ近づけることが可能となり、また空間に放射される電磁界は前記シールド構成部により遮蔽されるため、伝送特性を変えることなく、回路自体の厚さを薄くしコンパクト化が実現できる効果がある。

【0040】請求項2記載の発明によれば、第1誘電体および第2誘電体よりなる誘電体膜で層状にコプレーナ線路上を覆い、誘電体基板の裏面接地導体と電氣的に接続され前記層状にコプレーナ線路上を覆っている誘電体の最上層の前記第2誘電体表面に形成された導体膜をシールド構成部の構成部分とするように構成したので、コプレーナ線路を伝播するマイクロ波の電磁界は前記第1誘電体により満たされた所定のギャップに集中し、前記誘電体膜上に形成された導体を前記コプレーナ線路へ近づけることが可能となり、また空間に放射される電磁界は前記シールド構成部により遮蔽されるため、伝送特性を変えることなく、回路自体の厚さを薄くしコンパクト化が実現できる効果がある。

【0041】請求項3記載の発明によれば、誘電体基板を、裏面接地導体と電氣的に接続され当該誘電体基板より面積の大きな板状導体上に構成したので、伝送特性を変えることなく、回路自体の厚さを薄くしコンパクト化が実現できるとともに、誘電体基板に生じる応力などに対して機械的強度を向上できる効果がある。

【0042】請求項4記載の発明によれば、コプレーナ線路が形成されている誘電体基板の端面に形成された金属薄膜を接続導体として用い、導体膜を前記金属薄膜と接続し、前記導体膜、前記金属薄膜および裏面接地導体からなるシールド構成部により前記コプレーナ線路を包んだ状態に構成したので、コプレーナ線路を伝播するマイクロ波の電磁界は、前記金属薄膜により前記裏面接地導体へ電氣的に接続された前記コプレーナ線路の接地導体と主導体との間の所定のギャップに集中し、前記誘電体膜上に形成された導体を前記コプレーナ線路へ近づけることが可能となり、また空間に放射される電磁界は前記シールド構成部により遮蔽されるため、伝送特性を変えることなく、回路自体の厚さを薄くしコンパクト化が実現できる効果がある。

【0043】請求項5記載の発明によれば、コプレーナ線路が形成されている誘電体基板の端面に形成された金属薄膜を接続導体として用い、導体膜を前記金属薄膜と接続し、前記導体膜、前記金属薄膜、裏面接地導体および板状導体からなるシールド構成部により前記コプレーナ線路を包んだ状態に構成したので、コプレーナ線路を伝播するマイクロ波の電磁界は、前記金属薄膜により前

記裏面接地導体および前記板状導体へ電氣的に接続された前記コプレーナ線路の接地導体と主導体との間の所定のギャップに集中し、前記誘電体膜上に形成された導体を前記コプレーナ線路へ近づけることが可能となり、また空間に放射される電磁界は前記シールド構成部により遮蔽されるため、伝送特性を変えることなく、回路自体の厚さを薄くしコンパクト化が実現できる効果がある。

【0044】請求項6記載の発明によれば、板状導体上に構成された誘電体基板上的コプレーナ線路を構成する接地導体と前記板状導体との間を電氣的に接続する金ワイヤを接続導体として用い、前記コプレーナ線路を覆う第1誘電体と、該第1誘電体により覆われた前記コプレーナ線路の形成された誘電体基板を前記板状導体上で覆う第2誘電体とから誘電体膜を構成し、前記コプレーナ線路上を層状に覆っている誘電体の最上層の前記第2誘電体表面に形成された導体膜を前記板状導体と電氣的に接続し、前記導体膜と前記板状導体とからなるシールド構成部により前記コプレーナ線路を包んだ状態に構成したので、コプレーナ線路を伝播するマイクロ波の電磁界は、前記金ワイヤにより前記裏面接地導体および前記板状導体へ電氣的に接続された前記コプレーナ線路の接地導体と主導体との間の所定のギャップに集中し、前記第2誘電体表面上に形成された導体膜を前記コプレーナ線路へ近づけることが可能となり、また空間に放射される電磁界は前記シールド構成部により遮蔽されるため、伝送特性を変えることなく、回路自体の厚さを薄くしコンパクト化が実現できる効果がある。

【0045】請求項7記載の発明によれば、板状導体上に構成された誘電体基板上的コプレーナ線路を構成する接地導体と前記板状導体との間を電氣的に接続する前記誘電体基板に構成されたスルーホールを接続導体として用い、前記コプレーナ線路を覆う第1誘電体と、該第1誘電体により覆われた前記コプレーナ線路の形成された誘電体基板を前記板状導体上で覆う第2誘電体とから誘電体膜を構成し、前記コプレーナ線路上を層状に覆っている誘電体の最上層の前記第2誘電体表面に形成した導体膜を前記板状導体と電氣的に接続し、前記導体膜と前記板状導体とからなるシールド構成部により前記コプレーナ線路を包んだ状態に構成したので、コプレーナ線路を伝播するマイクロ波の電磁界は、前記スルーホールにより前記裏面接地導体および前記板状導体へ電氣的に接続された前記コプレーナ線路の接地導体と主導体との間の所定のギャップに集中し、前記第2誘電体表面上に形成された導体膜を前記コプレーナ線路へ近づけることが可能となり、また空間に放射される電磁界は前記シールド構成部により遮蔽されるため、伝送特性を変えることなく、回路自体の厚さを薄くしコンパクト化が実現できる効果がある。

【0046】請求項8記載の発明によれば、誘電体基板の端面上にまで及ぼして形成した当該誘電体基板の裏面

接地導体を接続導体として用い、前記誘電体基板の端面上にまで及ぼして形成した前記裏面接地導体と導体膜とを接続し、前記導体膜と前記端面上にまで及ぼして形成した前記誘電体基板の裏面接地導体とからなるシールド構成部により前記コプレーナ線路を包んだ状態に構成したので、コプレーナ線路を伝播するマイクロ波の電磁界は、前記誘電体基板の端面上にまで及ぼして形成した当該誘電体基板の裏面接地導体により前記板状導体へ電氣的に接続された前記コプレーナ線路の接地導体と主導体との間の所定のギャップに集中し、前記誘電体膜上に形成された導体を前記コプレーナ線路へ近づけることが可能となり、また空間に放射される電磁界は前記シールド構成部により遮蔽されるため、伝送特性を変えることなく、回路自体の厚さを薄くしコンパクト化が実現できる効果がある。

【0047】請求項9記載の発明によれば、コプレーナ線路を構成する接地導体に近接して集中定数素子を備えるように構成したので、前記コプレーナ線路に構成された集中定数素子を伝播するマイクロ波の電磁界は前記接地導体とのギャップに集中し、前記誘電体膜上に形成された導体を前記コプレーナ線路や集中定数素子へ近づけることが可能となり、また空間に放射される電磁界は前記シールド構成部により遮蔽されるため、伝送特性を変えることなく、回路自体の厚さを薄くしコンパクト化が実現できる効果がある。

【0048】請求項10記載の発明によれば、コプレーナ線路を介して供給された電気信号を光信号へ変換する光電変換素子を備えるように構成したので、伝送特性を変えることなく、回路自体の厚さを薄くしコンパクト化が実現できるだけでなく、光信号を扱うことが可能になる効果がある。

【0049】請求項11記載の発明によれば、光信号を電気信号に変換しコプレーナ線路へ供給する光電変換素子を備えるように構成したので、伝送特性を変えることなく、回路自体の厚さを薄くしコンパクト化が実現できるだけでなく、光信号を扱うことが可能になる効果がある。

【0050】請求項12記載の発明によれば、光電変換素子へ光信号を入出力する光信号入出力部を備えるように構成したので、伝送特性を変えることなく、回路自体の厚さを薄くしコンパクト化が実現できるだけでなく、光信号を扱うことが可能になる効果がある。

【0051】請求項13記載の発明によれば、透明材質の第2誘電体によりコプレーナ線路、光電変換素子およ

び光信号入出力部を板状導体上で覆うように構成したので、伝送特性を変えることなく、回路自体の厚さを薄くしコンパクト化が実現できるだけでなく、光信号の伝送損失を軽減して光信号を扱うことが可能になる効果がある。

【0052】請求項14記載の発明によれば、板状導体上に配置されたシリコン基板表面に構成された導体上に光電変換素子を設け、前記シリコン基板表面に形成された溝に前記光電変換素子に対し光信号を入出力する光ファイバを光信号入出力部として設けるように構成したので、回路自体の厚さを薄くしコンパクト化が実現できるだけでなく、光信号の伝送損失を軽減して前記光ファイバにより光信号を扱うことが可能になる効果がある。

【図面の簡単な説明】

【図1】 この発明の実施の形態1によるマイクロ波回路の構成を示す断面構成図である。

【図2】 この発明の実施の形態1によるマイクロ波回路のコプレーナ線路と導体膜間の距離に対するコプレーナ線路の特性インピーダンスの変化を示す特性図である。

【図3】 この発明の実施の形態2によるマイクロ波回路の構成を示す断面構成図である。

【図4】 この発明の実施の形態3によるマイクロ波回路の構成を示す断面構成図である。

【図5】 この発明の実施の形態4によるマイクロ波回路の構成を示す断面構成図である。

【図6】 この発明の実施の形態5によるマイクロ波回路の構成を示す断面構成図である。

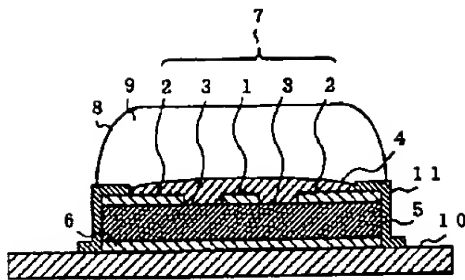
【図7】 従来のマイクロ波回路の一例を示す断面構成図である。

【図8】 従来のマイクロ波回路におけるマイクロストリップ線路上の導体の有無による周波数特性の変化を示す特性図である。

【符号の説明】

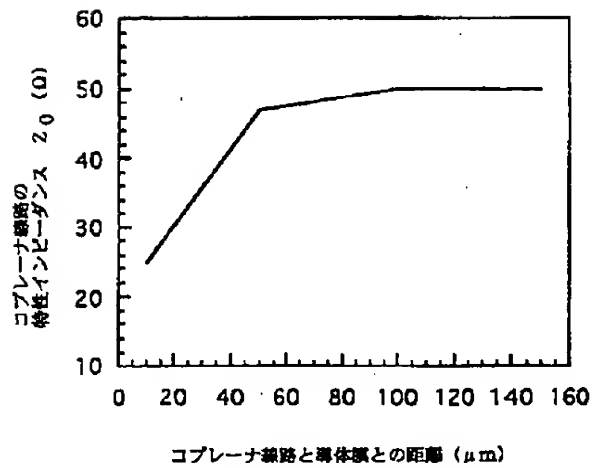
1 主線路（主導体）、2 接地導体、4 第1誘電体（誘電体膜）、5 誘電体基板、6 裏面接地導体（接続導体）、7 コプレーナ線路、8 導体膜、9 第2誘電体（誘電体膜）、10 板状接地導体（板状導体）、11 金属薄膜（接続導体）、12 金ワイヤ（接続導体）、13 スルーホール（接続導体）、14 導体、16 スパイラルインダクタ（集中定数素子）、18 レーザダイオード（光電変換素子）、19 導体、20 シリコン基板、21 光ファイバ（光信号入出力部）。

【図1】

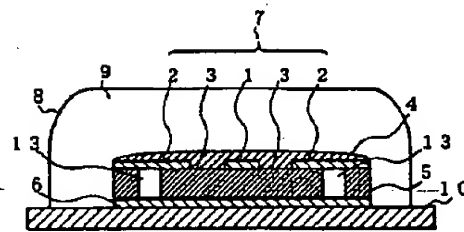


- 1: 主線路 (主導体)  
 2: 接地導体  
 4: 第1誘電体 (誘電体膜)  
 5: 誘電体基板  
 6: 裏面接地導体 (接続導体)  
 7: コプレーナ線路  
 8: 導体膜  
 9: 第2誘電体 (誘電体膜)  
 10: 板状接地導体 (板状導体)  
 11: 金属薄膜 (接続導体)

【図2】

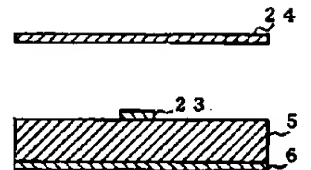


【図4】

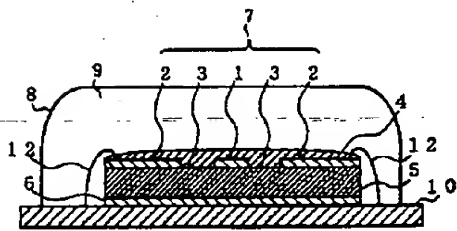


13: スルーホール (接続導体)

【図7】

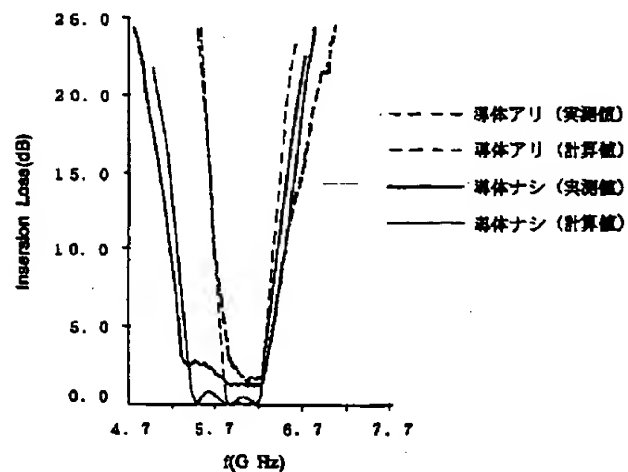


【図3】

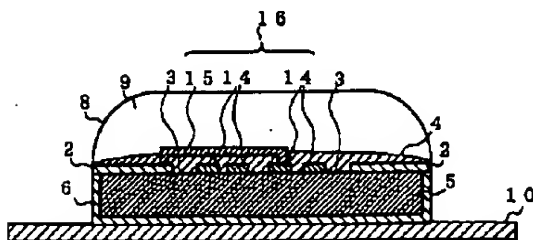


12: 金ワイヤ (接続導体)

【図8】

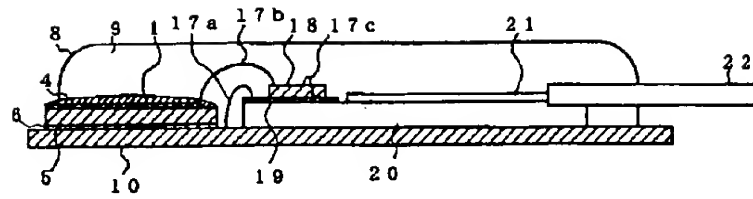


【図5】



14: 導体  
 16: スパイラルインダクタ (集中定数素子)

【図6】



- 18: レーザダイオード (光電変換素子)
- 19: 膜体
- 20: シリコン基板
- 21: 光ファイバ (光信号入出力部)